



MANTIKSAL DEVRE LABORATUVARI DENEY FÖYÜ

OSMANIYE KORKUT ATA ÜNİVERSİTESİ
ELEKTRİK ELEKTRONİK MÜHENDİSLİĞİ BÖLÜMÜ
2013

LABORATUVAR KURALLARI

1. Laboratuvarlar programda belirtilen giriş ve çıkış saatlerine uygun olarak yapılır. Deneylere 5 dakika ve daha fazla süre geç kalan öğrenciler deneye alınmaz.
2. Laboratuvara gelmeden önce öğrencilerin o gün yapacakları deneylere ait deney föyünü dikkatle okumaları ve deneyle ilgili teorik bilgileri çeşitli kaynaklardan öğrenmiş olmaları gerekir.
3. Deney föyünde istenilen “ön çalışma” deneye gelmeden önce öğrenci tarafından tamamlanmalıdır. Ön çalışmayı yapmayan öğrenci deneye alınmaz.
4. Geçerli bir sebepten dolayı deneye katılmayan öğrenciler (durumlarını resmi olarak belgelemek koşuluyla) yarıyıl sonunda belirlenecek olan telafi haftasında bu deneyi yapacaklardır. Birden fazla deneye katılmayan öğrenci ancak bir deneyi telafi edebileceklerinden diğer deneylere girmemiş ve sıfır almış kabul edileceklerdir.
5. Öğrencinin gelmediği deneyden alacağı not sıfırdır.
6. Raporlar, deneyin yapıldığı tarihten bir hafta sonra deney saatinde teslim edilmelidir. Teslim edilmeyen raporların notu sıfır olarak belirlenecektir.
7. Teslim zamanından daha geç getirilen raporlar değerlendirilmeyecektir.

GENEL BİLGİLER VE UYARILAR

1. Deneyin sorunsuz ilerleyebilmesi için öğrencilerin, deneyi yaptıran Araştırma Görevlilerinin tüm uyarı ve düzenlemelerine harfiyen uyması gerekmektedir.
2. Öğrenciler her masada iki kişi olacak şekilde gruplara ayrılacaktır. Grup arkadaşınızı seçme özgürlüğüne sahiptir. Diğer grupları rahatsız etmemek ve daha verimli bir çalışma ortamı sağlamak için laboratuvarda "ALÇAK SESLE" konuşmak zorunludur.
3. Cep telefonu, radyo, mp3 çalar gibi deney ölçümlerini etkileyebilecek veya başkalarını rahatsız edebilecek elektronik aletleri laboratuvar içinde kapalı tutunuz.
4. Çanta, mont vs. gibi eşyalarınızı deney masasının üzerine koymayınız.
5. Deney sırasında genel ahlak ve temizlik kurallarına uyulmaya özen gösterilmelidir. Deney masalarının veya ekipmanların üzerine hiçbir şekilde yazı yazmayınız.
6. Deney masasında yiyecek ve içecek bulundurulmamalıdır.
7. Deney sonunda deney masası toparlanmalı, ilgili elektrik bağlantıları kesilerek, tabureler ve masa düzenli bir biçimde bırakılmalıdır.
8. Devreleri kurarken ve devre üzerinde değişiklik yapılırken (eleman ekleme/çıkarma, bağlantı değiştirme) gerilim kaynağı mutlaka kapalı olmalıdır.
9. Devreye gerilim verilmeden önce yapılan bağlantıların doğruluğu kontrol edilmelidir.
10. Tüm devrelerin besleme ve toprak hatlarının doğru olarak bağlandığından ve besleme gerilimi ile toprak hattı arasında kısa devre oluşmayacağından emin olunmalıdır.

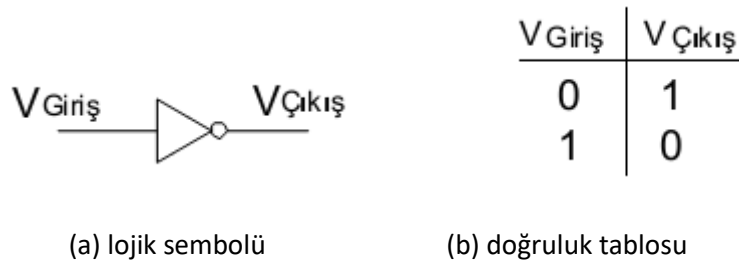
DENEY 1 – LOJİK KAPILARIN LOJİK GERİLİM SEVİYELERİ

1.1. DENEYİN AMACI

Lojik kapıların giriş ve çıkış lojik gerilim seviyelerinin ölçülmesi

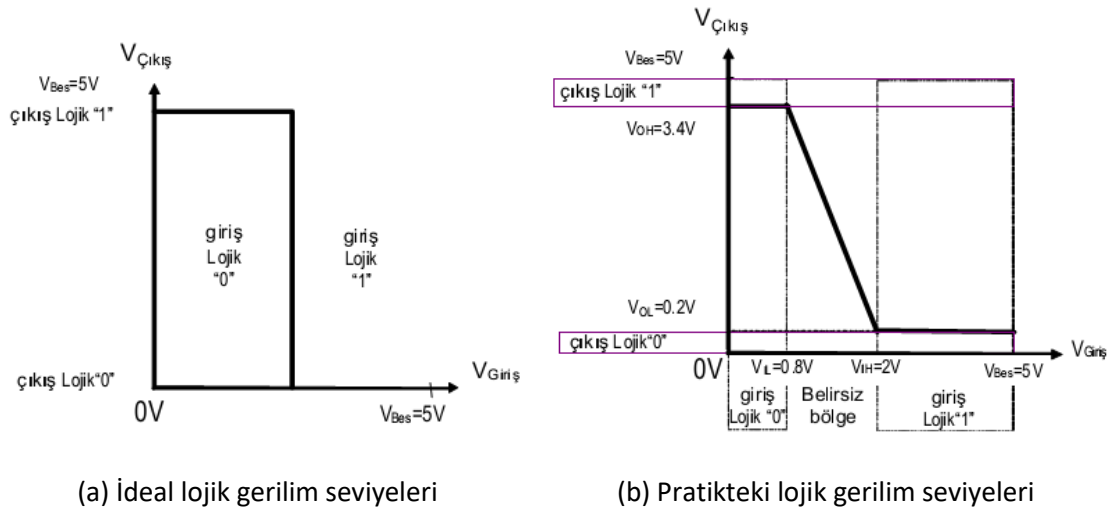
1.2. TEORİK BİLGİ

Bir giriş ve bir çıkışlı en basit lojik kapı olan DEĞİL (NOT) kapısı çıkışında girişinin tümleyenini verir. Şekil 1.1.a'da DEĞİL kapısının lojik sembolü ve 1.1.b'de ise, doğruluk tablosu görülmektedir.



Şekil 1.1 DEĞİL lojik kapısı

Şekil 1.2.a'da görüldüğü gibi teorik olarak DEĞİL kapısının girişine lojik 0(1)'a karşı düşen gerilim uygulandığında, çıkışında lojik 1(0)'e karşı düşen bir gerilim gözlenir. Fakat pratikte, girişte ve çıkışta görülecek gerilim seviyeleri kapı yapımında kullanılan teknolojiye bağlı olarak değişir. Örnek olarak TTL (Transistor Transistor Lojik) teknolojisi ile yapılmış bir DEĞİL kapısı için gerilim seviyeleri Şekil 1.2.b'de gösterilmiştir.



Şekil 1.2 DEĞİL kapısının lojik gerilim seviyeleri

Buna göre kritik gerilim seviyeleri ;

V_{IH} : Girişin lojik 1 olarak algılanabilmesi için uygulanması gereken en küçük gerilim seviyesi,

V_{IL} : Girişin lojik 0 olarak algılanabilmesi için uygulanması gereken en büyük gerilim seviyesi,

VOH : Çıkışın lojik 1 olarak değerlendirilebilmesi için gözlenmesi gereken en küçük gerilim seviyesi,
VOL : Çıkışın lojik 0 olarak değerlendirilebilmesi için gözlenmesi gereken en büyük gerilim seviyesidir.

(VIH-VIL), (VOH-VOL) gerilim aralıkları sırasıyla girişler ve çıkışlar için belirsiz olan aralıklardır. Şekil 1.2.a'da görüldüğü gibi ideal halde girişin lojik 0 ve lojik 1 değerine belli bir gerilim aralığı karşı gelmesine rağmen, çıkışın lojik 0 ve lojik 1 değerini sabit gerilim değerleri oluşturmaktadır. CMOS teknolojisiyle üretilmiş bir DEĞİL kapısında da girişile çıkış arasında, TTL teknolojisiyle üretilmiş DEĞİL kapısına benzer bir ilişki vardır. Ancak en önemli farklılık CMOS teknolojisiyle üretilmiş tümleşik devrenin besleme geriliminin 3-15V arasında değişebilmesidir. Bu deneyde CMOS tümleşik devreler için besleme gerilimi 5V alınacaktır.

1.3 ÖN ÇALIŞMA

1.3.1 TTL DEĞİL (NOT kapısı, 74LS04) ve CMOS DEĞİL (NOT kapısı, CD4049) tümleşik devreleri için katalogta verilen parametrelerin tanımlarını ve bu parametrelere ilişkin tablolardaki sınır değerleri inceleyiniz.

1.3.2 Deneyin sonunda yer alan soruları yanıtlamaya çalışınız.

1.4 İŞLEM BASAMAKLARI

1.4.1 Deneyde Kullanılacak Malzemeler

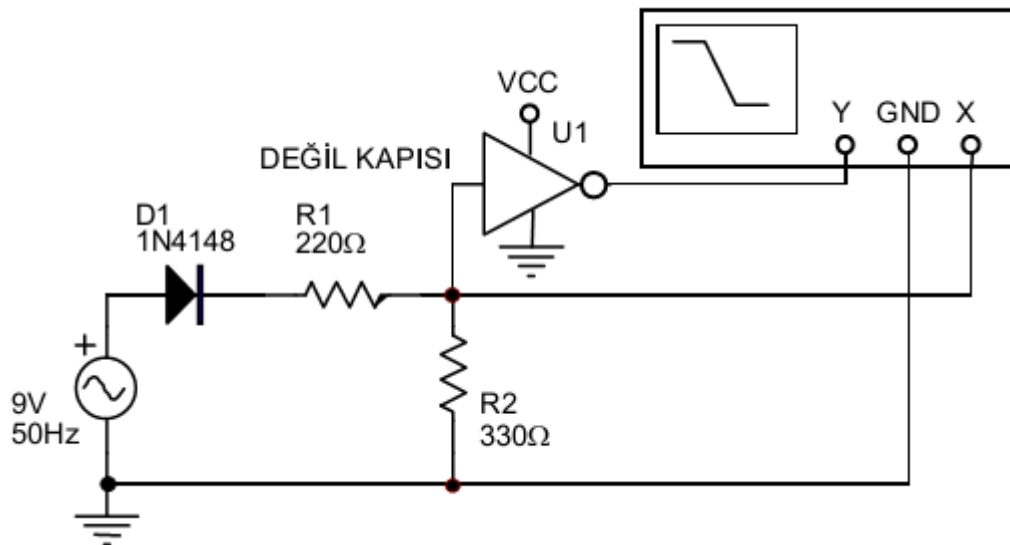
Diyot: 1N4148

tümleşik devresi: 74LS04 TTL DEĞİL, 74LS08 TTL VE, CD4049 CMOS DEĞİL

Direnç: 330Ω, 560Ω

Standart Laboratuvar Ekipmanları:

Osiloskop, DC Güç Kaynağı, Sinyal Jeneratörü, Dijital Multimetre, Protoboard,



Şekil 1.3 Lojik gerilim seviyelerini belirlemek için kurulacak devre.

1.4.1. Yukarıda açıklanan parametreleri 74LS04 DEĞİL tümleşik devresi için gözlemek amacıyla Şekil 1.3'deki devreyi deney düzeneğiniz üzerinde kurunuz.

- DEĞİL tümleşik devresinin 5V besleme ve toprak bağlantılarını yapınız.
- 74LS04 lojik tümleşik devresine negatif gerilim uygulanmasını önlemek için osilatörden alınan ve tepe değeri 9V olan sinüs işareti bir diyottan geçirilir. Böylece işaretin yalnız pozitif yarım alternansı elde edilir.
- R1 ve R2 dirençleri DEĞİL kapısının girişinde 0-5 V gerilim değişimini elde etmek için gerilim bölücü olarak kullanılırlar.
- Netice olarak Şekil 1.3'de kesikli çizgilerle belirtilen devre, Şekil 1.2.b'de verilen grafiğin yatay eksenindeki, 0 ile +5V DC değerleri arasında değişen gerilim değerlerinin, DEĞİL kapısının girişine uygulanmasını sağlar.
- DEĞİL elemanının giriş gerilimi aynı zamanda osiloskop ekranında görülmesi için osiloskobun X girişine uygulanır. (Osiloskop bağlantılarını BNC ile yapınız)
- DEĞİL elemanının girişine uygulanan gerilim ile değişen çıkış işareti ise, osiloskobun Y girişine uygulanır. (Osiloskop bağlantılarını BNC ile yapınız)
- Böylece osiloskop X-Y modunda çalıştırıldığında ekranda DEĞİL kapısının girişi ile çıkışı arasında Şekil 1.2.b'ye benzer bir karakteristik gözlenir.

1.4.2 Osiloskop ekranındaki eğri üzerinden lojik gerilim seviyelerini ayrı ayrı belirleyiniz. (VIL, VIH, VOL, VOH)

- Osiloskobun gerilim seviyesine ilişkin "variable" düğmesi kapalı tutulmalıdır. Aksi takdirde yanlış gerilimler gözlenir.

1.4.3 Şekil 1.3'deki devreyi CD4049 CMOS DEĞİL tümleşik devresi için kurup 2. adımı tekrarlayınız. (Besleme gerilimi 5V alınacaktır.)

1.4.4 TTL VE (AND) lojik kapısının girişlerine, kritik gerilim seviyelerine uygun değerler (Lojik 0 girişi için $V \leq V_{IL}$, lojik 1 girişi için $V \geq V_{IH}$) uygulayarak çıkışlarını gözleyiniz ve doğruluk tablosunu elde ediniz.

1.5 SONUÇ

1- Deneyde kullanılan TTL ve CMOS teknolojisi ile üretilen lojik tümleşik devrelerde besleme gerilimi sınırları nelerdir? (Katalog bilgisine başvurunuz.)

2- TTL teknolojisiyle üretilmiş DEĞİL kapısının gecikme süresi değerini katalogdan bulunuz. Bu kapının bulunduğu bir devrenin hızının en fazla ne olabileceğini belirtiniz. Bu hız, pratikte çalışma frekansı olarak adlandırılır. (İpucu: Gecikme süresi kadar olan zaman aralığında girişin değişmemesi gerekir ki kapı o giriş değerine ilişkin çıkış verebilsin. Aksi takdirde uygulanan girişe ilişkin oluşması gereken çıkış daha çıkışa ulaşmadan değişen yeni girişe göre çıkış oluşmaya başlar ve esas girişin çıkış kaybolabilir.)

3- CMOS DEĞİL tümleşik devresi (CD4049) için kapı gecikmesi değerlerini farklı besleme değerleri için saptayınız. Buna göre böyle bir elemanın bulunduğu devrenin çalışma frekansı besleme gerilimine bağlı olarak en fazla ne olabilir?

4- 2. ve 3.soruların yanıtları ışığında TTL ve CMOS teknolojilerini çalışma frekansı açısından karşılaştırınız.

- 5- Aynı devrede farklı teknolojiyle üretilmiş lojik kapıların kullanılması çalışma frekansının asıl etkiler? Açıklayınız.
- 6- 74LS04 tümleşik devresi için elde ettiğiniz değerleri ekte verilen katalog bilgilerinden yararlanıp, TTL teknolojiyle üretilmiş farklı ürünlerle karşılaştırınız. (74LS04, 74S04 (S:Schottky, LS:Low Power Schottky),... gibi)
- 7- CD4049 CMOS tümleşik devresi için benzer işlemi tekrarlayınız.
- 8- TTL iki girişli VE, VEYA ve Özel-VEYA kapılarının gecikme sürelerini karşılaştırınız.
- 9- CMOS iki girişli VE, VEYA ve Özel-VEYA kapılarının gecikme sürelerini karşılaştırınız.
- 10- Dijital lojik tümleşik devrelerde “Yelpaze” (Fan-out) kavramını açıklayınız. Devre tasarımında dikkate alınmaması durumunda karşılaşılabilecek sorunları yazınız.
- 11- Çıkış yelpazesi 4 olan bir kapının çıkışı 50 kapıya bağlanmak istenmektedir. Bunu gerçekleştirebilmek için çıkış yelpazesi 10 olan tampon (buffer) kapıları ne şekilde bağlanmalıdır?

DENEY 2 – KOD DÖNÜŞTÜRÜCÜ VE KODLAYICI TASARIM

1.1. DENEYİN AMACI

Bu deneyde ilk iki yöntemle ilişkin birer örnek devre incelenecektir. Birincisi BCD 'den (Binary Coded Decimal) 3 fazla koduna dönüştürücünün tasarımıdır. İkincisi ise 8 girişli 3 çıkışlı kodlayıcı tasarımıdır.

1.2. TEORİK BİLGİ

Bu deneyde, SSI (Small Scale Integration: Küçük Ölçekte Tümleştirme, 1-9 kapı) devreler kullanarak bir BCD den 3 fazla (Excess-3) kod dönüştürücüsü ve 8'den 3'e bir kodlayıcının sentezi yapılacaktır.

Lojik devre sentezi yöntemleri genel olarak iki grupta toplanabilir. Birincisi sözcük tanımdan doğruluk tablosuna geçmek ve bu tablodan da Quine-McCluskey yöntemi ile yada Karnaugh diyagramı uygulamasıyla minimal fonksiyonu bulmaktır. Minimal fonksiyona karşı düşen devre iki seviyeli gerçekleştirilebilir. Birinci yöntemin iki farklı uygulamasından hangisinin seçileceği bağımsız değişken sayısı ile saptanır. Değişken sayısı 4-5'e kadar olan fonksiyonlarda Karnaugh diyagramı uygulaması daha çabuk sonuca ulaştıracağından tercih edilir. İkinci yöntem ise sözcük tanımdan bir algoritma çıkararak bu algoritmaya karşı düşen devreyi gerçekleştirmektir. Bu yöntem genellikle değişken sayısı fazla olan ve/veya keyfi çıkışları fazla olan fonksiyonların gerçekleştirilmesinde daha yararlıdır. Örneğin ders notlarında incelenen, karşılaştırma ve 4 bitlik toplama devreleri bu yöntemle gerçekleştirilmiştir. Birinci yöntemin uygulanmasındaki güçlük değişken sayısı ile doğruluk tablosunun üstel biçimde büyümesidir. İkinci yöntemde bu güçlük görülmez. Bu iki genel yöntem dışında, bir de doğruluk tablosuna karşı düşen Boole

fonksiyonunda lojik işlemler yapılarak bulunan eşdeğer fonksiyonların gerçekleştirilmesi yöntemi vardır. Ancak genel kurallar verilememiştir. O nedenle lojik işlemler sezgisel olarak yapılmaktadır. Diğer bir yöntem, Özel-VEYA kapıları kullanarak yapılan tasarım yönteminin genel kuralları verilmiştir ancak bu dersin kapsamı içine alınmamıştır.

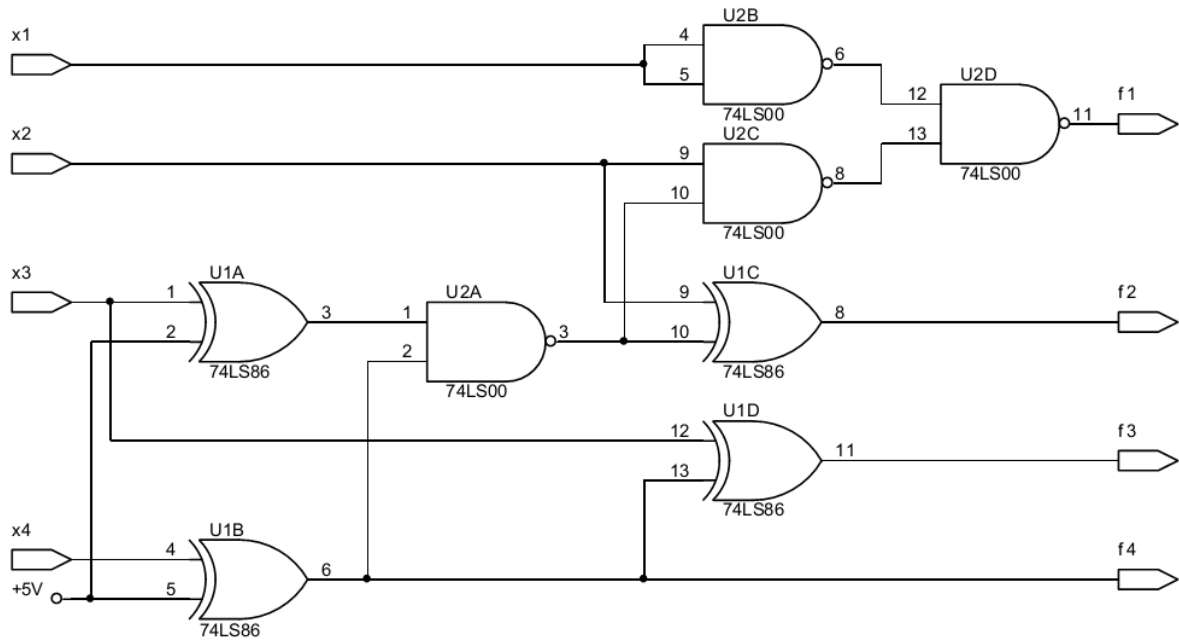
2.2.1 BCD-3 Fazla Kod Dönüştürücü

Bağımsız girişler BCD kodları temsil eden (x1x2x3x4) değişkenleridir. En ağırlıklı bit (MSB: Most Significant Bit), x1'dir. Çıkışlar ise 3 fazla kodunu temsil eden (f1f2f3f4) bağımlı değişkenlerdir. MSB f1'dir. Bu devrenin çıkışında girişine uygulanan sayının üç fazlası görülür. Çıkış fonksiyonlarına ilişkin doğruluk tablosu aşağıda verilmiştir.

X ₁	X ₂	X ₃	X ₄	f ₁	f ₂	f ₃	f ₄
0	0	0	0	0	0	1	1
0	0	0	1	0	1	0	0
0	0	1	0	0	1	0	1
0	0	1	1	0	1	1	0
0	1	0	0	0	1	1	1
0	1	0	1	1	0	0	0
0	1	1	0	1	0	0	1
0	1	1	1	1	0	1	0
1	0	0	0	1	0	1	1
1	0	0	1	1	1	0	0
10-15				k	k	k	k

Tablo 2-1BCD-3 fazla kod dönüştürücü doğruluk tablosu

f₁f₂f₃f₄ ün minimal fonksiyonları bulunduktan ve lojik işlemler yapıldıktan sonra bulunan fonksiyonlara karşı düşen devre aşağıda Şekil 2.1 de verilmiştir



Şekil 2.1 BCD-3 fazla kod dönüştürücü devre

2.2.3. 8 Girişli 3 Çıkışlı Kodlayıcı

Üç bitlik kodlayıcının (encoder), $2^3=8$ bağımsız girişi ($g_0, g_1, g_2, g_3, g_4, g_5, g_6, g_7$) ve üç çıkışı vardır. Giriş değişkenlerinden bir tanesi 1, diğerleri 0 iken; 1 değerini alan giriş değişkeninin indisi çıkışta ikili kodlanmış olarak görülür. Örneğin $g_3=1$, diğer değişkenler 0 iken çıkış011'dir. Bu sözünü ettiğimiz girişlerin sayısı giriş değişkeni sayısı kadar, yani 8 tane dir.

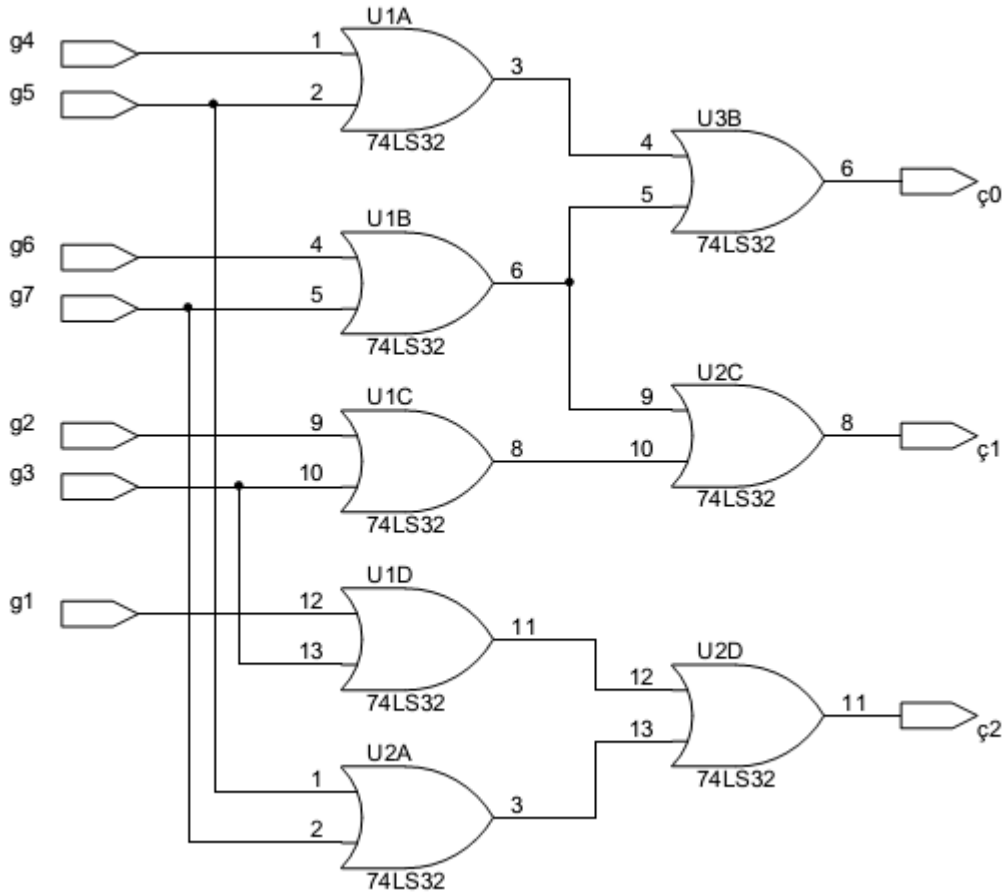
Oysa toplam $2^8=256$ tane giriş vardır. Söz konusu girişlerin dışında 248 giriş hiçbir zaman uygulanmamaktadır, yani bu girişler için çıkışlar keyfidir.

Algoritmayı bulmak için ipucu olarak; çıkış fonksiyonlarının 1 değerini alması, hangi girişlerin 1 olmasını zorunlu kılmaktadır diye düşününüz. Bu girişlerin VEYA edilmesi istenen fonksiyonu verir. İnceleyeceğimiz devrenin doğruluk tablosu Tablo 2-2'de verilmiştir.

g ₀	g ₁	g ₂	g ₃	g ₄	g ₅	g ₆	g ₇	Ç ₀	Ç ₁	Ç ₂
1	0	0	0	0	0	0	0	0	0	0
0	1	0	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	1	0
0	0	0	1	0	0	0	0	0	1	1
0	0	0	0	1	0	0	0	1	0	0
0	0	0	0	0	1	0	0	1	0	1
0	0	0	0	0	0	1	0	1	1	0
0	0	0	0	0	0	0	1	1	1	1

Tablo 2-2 3-Bit kodlayıcının doğruluk tablosu

Sonuç devre Şekil 2.2'de verilmiştir.



Şekil 2.2 Bir 3-Bit kodlayıcının lojik devresi

1.3. ÖN ÇALIŞMA

2.3.1. Genel Bilgiler kısmını ve ders notlarından ilgili kısımları çalışınız.

2.3.2. Kullanılan tümleşik devrelerin katalog bilgilerini inceleyiniz.

2.3.3. Deneyin sonunda yer alan soruları yanıtlamaya çalışınız.

1.4. İŞLEM BASAMAKLARI

1.4.1. Deneyde Kullanılacak Malzemeler:

Tümleşik Devreler: 1 adet 74LS86 Özel-VEYA, 1 adet 74LS00 VEDEĞİL, 2 adet 74LS32 VEYA tümleşik devresi

Standart Laboratuvar Ekipmanları:

Osiloskop, DC Güç Kaynağı, Sinyal Jeneratörü, Dijital Multimetre, Protoboard

2.4.2. a) Şekil 2.1'deki devreyi deney düzeneğiniz üzerine kurunuz.

- Tümleşik devrelerin besleme ve toprak bağlantılarını yapınız.
- Üç değişkenin tümleyenini ilave bir DEĞİL tümleşik devresi kullanmadan elde edebiliriz. ÖZEL-VEYA kapısının bir girişi 1, diğer girişi tümleyeni alınacak değişkene bağlanırsa, çıkışında girişteki değişkenin tümleyeni görülür. Nedenini düşününüz.
- (x1x2x3x4) girişlerine, istediğiniz değerleri verebilmek için, birer lojik anahtara bağlayınız.
- Lojik anahtarın yanındaki +V ve 5V seçeneğini sağlayan anahtarı 5V konumuna getiriniz. Bizim deneylerimizde TTL tümleşik devreleri kullanıldığından bu seçim yapılmıştır. CMOS tümleşik devreler kullanılsaydı +V seçeneği seçilirdi.
- f1f2f3f4 çıkışlarını gözleyebilmek için LED'lere (Light Emitting Diode) bağlayınız. Bu ışık veren diyotlardan kırmızısı yandığında çıkışın lojik 1 olduğunu, yeşili yandığında ise çıkışın lojik 0 olduğunu gösterir.
- LED'lerin bulunduğu yerde siyah renkli iki anahtar vardır. (TTL-CMOS) seçenekli anahtar TTL konumuna, (+V-5V) seçenekli anahtar ise 5V konumuna getiriniz.

b) Kurduğunuz devrenin dönüştürme işlemini yaptığını sağlatınız.

2.4.3. a) Şekil 2.2 deki devreyi deney düzeneğiniz üzerinde kurunuz.

- Tümleşik devrelerin besleme ve toprak bağlantılarını yapmayı unutmayınız.
- Dört girişli VEYA kapıları yerine iki girişli VEYA kapıları kullanılmıştır.
- (g0,g1,g2,g3,g4,g5,g6,g7) girişlerini, istediğiniz değerleri verebilmek için lojik anahtarlara bağlayınız.
- Devrenizin üç çıkışını gözleyebilmek için LED'lere bağlayınız.

b) Kurduğunuz devrenin, doğruluk tablosunu oluşturarak, üçlü kodlama işlemini yaptığını sağlatınız.

1.5. SONUÇ

- 1- Kod dönüştürücü için bulunan minimal fonksiyonlardan, gerçeklediğiniz eşdeğer fonksiyonlara nasıl geçildiğini gösteriniz.
- 2- Kod dönüştürücü devreyi, doğrudan minimal fonksiyonları yalnızca VEDEĞİL kapıları kullanarak gerçekleyiniz. Deneydeki devre ile bulduğunuz bu devreyi eleman sayısı, tüm devre sayısı, giriş yelpazeleri ve gecikmeler açısından karşılaştırınız.
- 3- Kod dönüştürücü devreye ilişkin fonksiyonlarda görülen keyfiler (k) bir yarar sağladımı? Neden?
- 4- Deneyde gerçekleştirdiğiniz kod dönüştürücü devrede farklı fonksiyonlar için ortak kullandığınız kapılar oldu mu? Bu sonucu çok çıkışlı devrelerdeki bir genel kurala dönüştürebilir misiniz?
- 5- Kod dönüştürücünün yukarıda verilen doğruluk tablosu ile sizin bulduğunuz doğruluk tablosunu karşılaştırınız. Farklılıkların nedenini açıklayınız.
- 6- Kodlayıcıda 4 girişli VEYA yerine 2 girişli VEYA kullanabileceğimiz Boole cebrinde toplama işleminin hangi özelliğine dayanmaktadır. VEDEĞİL işlemi için bunu kullanabilir miyiz?
- 7- Kodlayıcıda 4 girişli VEYA yerine 2 girişli VEYA kullanmak bir zorunluluk çünkü giriş yelpazesi 4 olan VEYA kapısı katalogda yoktur. Oysa 4 girişli VEDEĞİL kapısı katalogda var. Buna göre Devreyi VEDEĞİL kapılarıyla gerçekleseydiniz tümleşik devre sayısı bakımından bir yarar sağlar mıydınız? Neden?
- 8- Kodlayıcı devrede bir kapıyı farklı iki fonksiyon için ortak kullanmanızın bir yararı oldu mu? Neden?
- 9- Kodlayıcıda hiçbir indirgeme düşünmeden devreyi gerçekleştireseydiniz kaybınız ne olurdu?
- 10- Kodlayıcı devrenizde özel 8 girişin dışında 248 giriş için keyfi değer alan çıkışlar hangi değerleri alırlar? Neden?
- 11- En genel anlamda bir BCD Excess kodlayıcıyı öğrenci numaranızın son rakamına göre tasarlayın. (Numarası0 ile bitenler 2, 3 ile bitenler 4 olacaktır.)
- 12- 4-bit Gray koddan 4-bit binary sayıya dönüştüren devreyi Özel-VEYA kapılarıyla tasarlayınız.

DENEY 3 – ÇOKLAYICI VE KOD ÇÖZÜCÜ İLE UYGULAMALAR

3.1. DENEYİN AMACI

Bu deneyde, tam toplayıcı ve çoklayıcı devreler kurulacak ve çıkışlar incelenecektir.

3.2. TEORİK BİLGİ

Orta Ölçekli Tümeleşik (MSI) elemanları içerisinde 10-99 arasında kapı elemanı bulunduran tümeleşik devre elemanlarıdır. Bunlar arasında toplama devreleri, karşılaştırma devreleri, çoklayıcılar (MUX), kod çözücüler (Decoder, Demultiplexer) ve kodlayıcılar (encoder) lojik devre derslerinde görülmüştü. Bu deneyde kod çözücü ve çoklayıcı uygulamalarına ilişkin örnekler verilecektir.

Kod Çözücü: Bu elemanlar özel amaçlar için kullanıldıkları gibi birden fazla Boole fonksiyonunu ilave VEYA kapılarıyla gerçekleştirilmede de kullanılırlar. Kod çözücünün çoklayıcının tersi (Demultiplexer) olarak kullanımı, girişlerin seçiciliği altında izin (enable) ucunun çıkışa aktarılması biçiminde olur. Kod çözücünün giriş, çıkış ve kontrol uçları ile iç yapısı için katalog bilgisine başvurunuz.

Çoklayıcılar: MSI çoklayıcı elemanları da, kod çözücülerde olduğu gibi, özel amaçlarla veya Boole fonksiyonlarının gerçekleştirilmesinde kullanılırlar. Özel amaçlı kullanımına bir örnek farklı veri kaynaklarından gelen bilgilerin aynı veri yolundan ardı ardına gönderilmesidir. MSI çoklayıcı elemanının içinde, kapasitesine göre olabilecek bütün minimum terimlere karşı gelen VE kapıları ve bunların çıkışlarının bağlı olduğu bir VEYA kapısı vardır. Üç seçicili bir çoklayıcı için $2^3=8$ giriş, üç seçici kontrol girişi ve bir çıkış vardır. Bu kapasitede bir çoklayıcı ile 4 değişkenli herhangi bir fonksiyon gerçekleştirilebilir. Çoklayıcı çeşitleri için kataloga, daha fazla bilgi için ise ders notlarına bakınız. Çoklayıcı ve kod çözücü çıkışları genellikle “aktif 0” olur. Yani fonksiyonun doğru minimum teriminde ilgili çıkışta 0, yanlış minimum teriminde ise 1 görülür. Katalogda 74LS138’i inceleyiniz.

3.3. ÖN ÇALIŞMA

3.3.1. Deneyde kullanılacak tümeleşik devrelerin katalog bilgilerini inceleyiniz

3.3.2. Boole fonksiyonlarının Çoklayıcı ve kod çözücü elemanları ile gerçekleştirilmesi konusuna ders notlarınızdan çalışınız.

3.3.3. Deneyin sonunda yer alan soruları yanıtlamaya çalışınız.

3.4. İŞLEM BASAMAKLARI

3.4.1. Deneyde Kullanılacak Malzemeler:

Tümleşik Devreler: 1 adet 74LS138 kod çözücü, 1 adet 74LS153 çift 4x1 çoklayıcı, 2 adet 74LS08 VE, 1 adet 74LS04 tümleyen.

Standart Laboratuvar Ekipmanları:

Osiloskop, DC Güç Kaynağı, Sinyal Jeneratörü, Dijital Multimetre, Protoboard,

Tablo 3-1’de bir 1-Bit tam toplayıcının doğruluk tablosu verilmiştir. Deney sırasında tasarımlar, açıklamalar ışığında kendiniz tarafından yapılacaktır.

x	y	z	S	C
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

Tablo 3-1 1-Bit Tam toplayıcının doğruluk tablosu

3.4.2. a) 74LS138 kod çözücüyü kullanarak yukarıdaki tam toplayıcıyı gerçekleştiriniz.

- 5V besleme ile toprak bağlantılarını yapınız.
- İzin uçlarının her birini lojik anahtara bağlayarak, katalog bilgisine göre uygun değerler veriniz.
- Lojik anahtarların yanındaki +V ve 5V seçeneğini sağlayan anahtarı 5V konumuna getiriniz. Bizim deneylerimizde TTL tümleşik devreleri kullanıldığından bu seçim yapılmıştır. CMOS tümleşik devreler kullanılsaydı +V seçeneği seçilirdi.
- LED’lerin bulunduğu yerde siyah renkli iki anahtar vardır. (TTL-CMOS) seçenekli anahtarı TTL konumuna, +V ve 5V seçenekli anahtarı ise 5V konumuna getiriniz.
- Fonksiyonların x y z girişlerini lojik anahtarlar üzerinden kod çözücünün CBA girişlerine bağlayınız.

b) Kullandığınız kod çözücünün çıkışlarının aktif 0 olduğunu da düşünerek S ve C fonksiyonlarını minimum sayıda tümleşik devre ve/veya kapı kullanarak gerçekleyiniz. Kullanacağınız ilave kapı sayısı ve çeşitleri aşağıda verilen malzeme ile sınırlıdır. Devrenizi deney seti üzerinde kurunuz.

- C ve S çıkışlarını LED'lere (Light Emitting Diode, Işık Yayan Diyot) bağlayınız. Bu ışık veren diyotlardan kırmızısı yandığında çıkışın lojik 1 olduğu, yeşili yandığında ise çıkışın lojik 0 olduğu görülür.

c) Kurduğunuz devrenin tam toplama işlemini yaptığını gözleyiniz.

3.4.3. a) Tam toplayıcıyı 74LS153 çoklayıcı kullanarak gerçekleyiniz.

- Bunun için S ve C fonksiyonlarının her birini 74LS153 tümleşik devresi içinde bulunan 4x1'lik çoklayıcıyla gerçekleyiniz.
- Bilindiği gibi üç değişkenli bütün fonksiyonlar 4x1'lik çoklayıcılarla gerçekleştirilebilirler.
- Üç bağımsız değişkenden x ve y' yi seçici olarak alınız.
- S ve C fonksiyonlarının data girişlerine ne uygulamak gerektiğini saptayınız.
- Kaç tümleyen kapısına gereksiniminiz var?

b) Bulduğunuz devreyi deney setiniz üzerinde kurunuz.

- Besleme ve toprak bağlantılarını yapınız.
- Belirteç (Strobe) kontrol girişlerini lojik anahtarlara bağlayarak bu anahtarlardan katalog bilgisine göre uygun değerleri veriniz.
- Seçici olarak seçtiğiniz x ve y değişkenlerini istediğiniz değeri verebilmek için lojik anahtarlara bağlayınız.
- Z değişkenine de istediğiniz değeri verebilmek için z'yi bir lojik anahtara bağlayınız.
- Lojik anahtarların yanındaki +V ve 5V seçeneğini sağlayan anahtarın 5V konumuna getiriniz. Bizim deneylerimizde TTL tümleşik devreleri kullanıldığından bu seçim yapılmıştır. CMOS tümleşik devreler kullanılsaydı +V seçeneği seçilirdi.
- Çoklayıcının çıkışlarından aldığınız C ve S fonksiyonlarını gözleyebilmek için LED'lere bağlayınız.

c) Kurduğunuz devrenin verilen doğruluk tablosunu sağladığını gösteriniz.

3.5. SONUÇ

Kod çözücülü devreyi VEYA kapılarıyla gerçekleseydiniz yukarıdaki gerçeklemeden farkları ne olurdu?

1- Gerçekleyeceğimiz fonksiyonlar 4 değişkenli olsaydı, 74LS153 kullanarak gerçeklemek için en kötü olasılıkla neler ilave olarak gelirdi? Neden?

2- 2. soruya 74LS151 ile yanıt verebilmek için ne gerekir? Neden?

3- Aynı devreyi kod çözücü ve çoklayıcı kullanarak gerçeklediniz. Sonuçları tümleşik devre sayısı ve gecikme açısından karşılaştırınız.

4- Boole fonksiyonlarının gerçekleştirilmesinde çoklayıcı ve kod çözücü kullanılması genel olarak hangi koşullarda tercih edilir? Neden?

5- Tam toplayıcının SSI elemanlarıyla gerçekleştirilmesi ders notlarında verilmişti. Orada verilen devrelerle deneydeki devrelerinizi karşılaştırınız.

6- $n+2$ değişkenli bir fonksiyonu n seçicili bir çoklayıcı ve ilave kapı elemanlarıyla nasıl gerçeklersiniz. İlave kapı elemanlarının giriş yelpazesi en fazla kaç olabilir?

İpucu: Kapı elemanlarını çoklayıcı girişlerinde kullanmayı düşününüz.

7- $n+2$ değişkenli bir fonksiyonu n seçicili iki çoklayıcı ve ilave bir kapı kullanarak nasıl gerçeklersiniz? İlave kapı elemanlarının giriş yelpazesi kaç olur? İpucu: Kapı elemanlarını çoklayıcının çıkışında kullanmayı düşününüz.

8- Tam çıkarma devresinin doğruluk tablosunu bulunuz.

9- Kod çözücü ve çoklayıcılarla yapılan Boole fonksiyonu gerçeklemelerinde genel olarak minimal fonksiyonların bulunması gerekmez. Hangi özel koşullarda minimal fonksiyonun bulunması çoklayıcı ve kod çözücüyle gerçeklemede yararlı olur?

DENEY 4 – PARALEL TOPLAMA DEVRESİ

4.1. DENEYİN AMACI

Bu deneyde paralel toplama devresini hücresele biçimde tasarlayacağız.

4.2. TEORİK BİLGİ

Her bir hücre Şekil 3.2'deki gibi tam toplama devresidir. Tam toplama devresi üç giriş ve iki çıkışıdır. x ve y girişleri toplanacak sayılara ilişkin bitleri, z girişi ise bir önceki bitlerin toplamından gelen eldeyi temsil eden bağımsız değişkenlerdir. S çıkışı ilgili bitlerin toplamını verir. C çıkışı ise ilgili bitlerin toplamından gelen ve bir sonraki bitlerin toplamında kullanılacak olan eldedir.

En az ağırlıklı bitlerin toplanmasında elde girişi olmadığından bu bitlere ilişkin hücre iki girişli ve iki çıkışlı olan yarı toplama devresidir. Tam toplayıcıdaki elde girişi yoktur. Daha fazla bilgi için ders notlarına bakınız.

4.3. ÖN ÇALIŞMA

4.3.1. Deneyde kullanılacak tümleşik devrelerin katalog bilgilerini inceleyiniz.

4.3.1.1. Hücresele toplayıcı yapısı, yarı toplama ve tam toplama devreleri ile seri ve paralel toplayıcı kavramlarını öğreniniz.

4.3.1.2. Deney sonunda yer alan soruların yanıtlanmasına çalışınız.

4.4. İŞLEM BASAMAKLARI

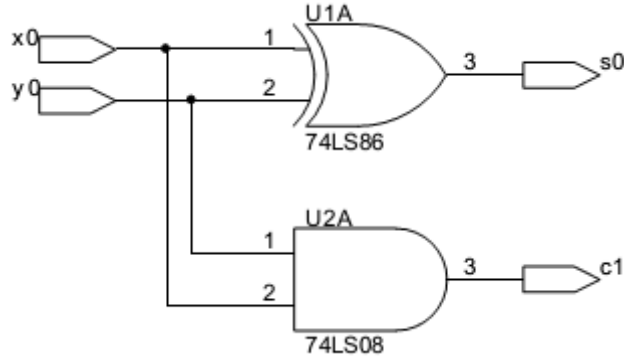
4.4.1. Deneyde Kullanılacak Malzemeler

Tümleşik Devresi: 2 adet 74LS86 Özel-VEYA, 1 adet 74LS08 VE, 1 adet 74LS32 VEYA, 1 adet 74LS00 VEDEĞİL.

Standart Laboratuvar Ekipmanları:

DC Güç Kaynağı, Dijital Multimetre, Protoboard

4.4.2. a) Şekil 3.1'de verilen yarı toplama devresini deney düzeneğiniz üzerinde kurunuz.



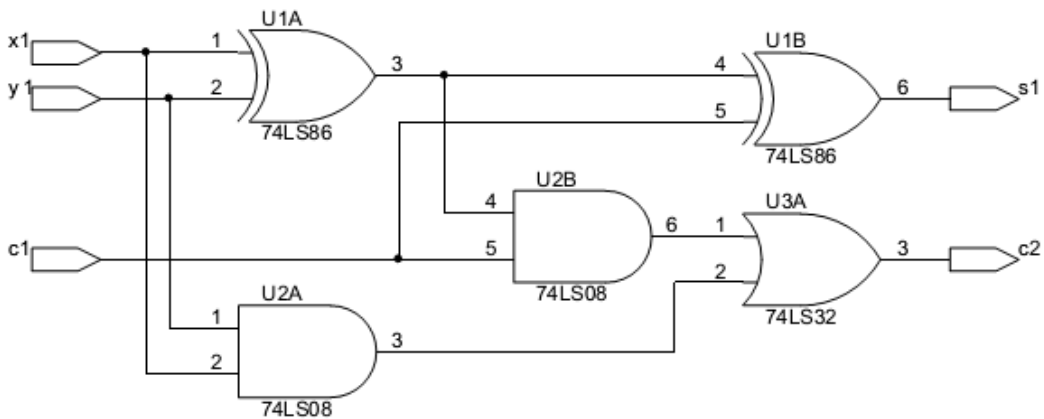
Şekil 4.1 Yarı toplama devresi

Tümleşik devrelerin besleme (5V) ve toprak bağlantılarını yapınız.

- x0 , y0 girişlerini lojik anahtarlara bağlayınız. Bu anahtarlar bağımsız değişkenlerin devreye uygulanmasında kullanılırlar.
- Lojik anahtarların yanındaki +V ve 5V seçeneğini sağlayan anahtar 5V konumuna getiriniz. Bizim deneylerimizde TTL tümleşik devreleri kullanıldığından bu seçim yapılmıştır. CMOS tümleşik devreler kullanılsaydı +V seçeneği seçilirdi.
- c1 ve s0 çıkışlarını LED'lere bağlayınız. Bu ışık veren diyotlardan kırmızısı yandığında çıkışın lojik 1 olduğu, yeşili yandığında ise çıkışın lojik 0 olduğu görülür.
- LED'lerin bulunduğu yerde siyah renkli iki anahtar vardır. (TTL-CMOS) seçenekli anahtar TTL konumuna, (+V-5V) seçenekli anahtar ise 5V konumuna getiriniz.

b) Anahtarlarla bütün girişleri uygulayıp çıkışı gözleyerek yarı toplayıcı devrenin doğruluk tablosunu sağlayınız.

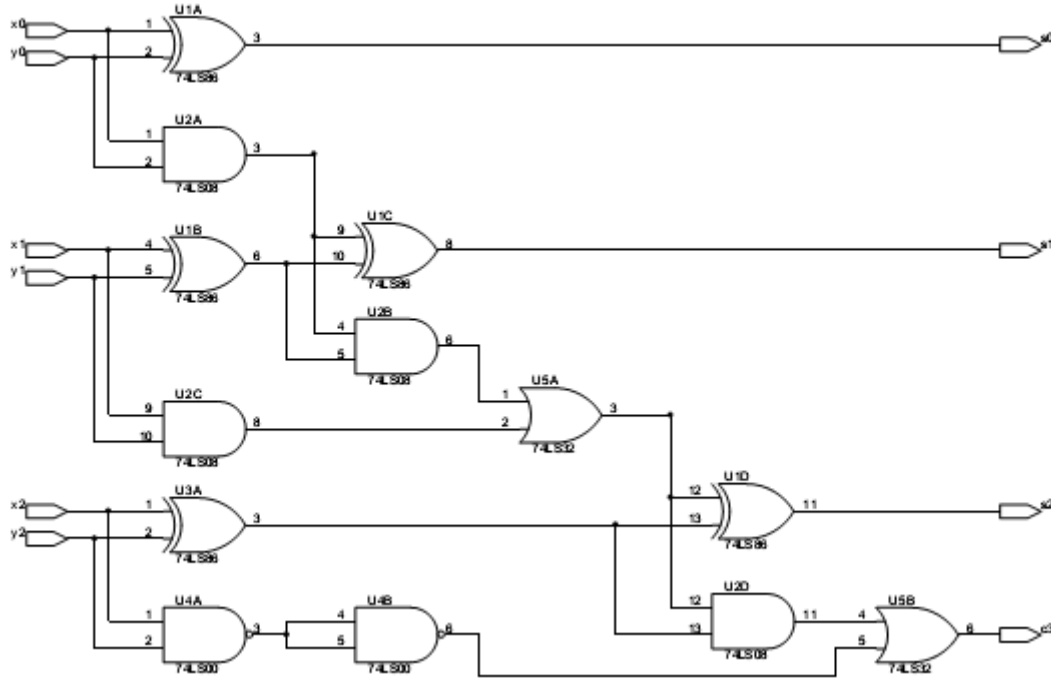
4.4.3. a) 1. adımda yaptıklarınızı bozmadan, Şekil 3.2'de verilen tam toplama devresini deney düzeneğiniz üzerinde kurunuz. Yarı toplayıcı devresinin kurulmasından farklı olarak, bir önceki bitlerin toplamından gelen eldeyi temsil eden z girişi bir lojik anahtarla verilecektir.



Şekil 4.2 Tam toplama devresi

b) Devrenizi kurduktan sonra tam toplama devresinin doğruluk tablosunun sağlandığını gösteriniz.

4.4.4. a) Bu adımda 3-bitlik iki sayının paralel toplamasını yapan yarı ve tam toplama devre hücrelerinden oluşmuş devre analiz edilecektir. Şekil 3.3'te devre verilmiştir. Bu devrede bir yarı toplayıcı ve iki tane tam toplayıcı vardır. Bir tam toplayıcının iki yarı toplayıcı ve bir VEYA kapısından oluştuğu düşünülürse, devrede beş yarı toplayıcı ile iki VEYA kapısı vardır.



Şekil 4.3 3-bitlik paralel toplama devresi

- 1. ve 2. adımlarda kurduğunuz devreleri bozmadan kullanarak Şekil 3.3'teki devreyi deney düzeneniz üzerinde kurunuz.
- $(x_2x_1x_0)$, x_2 MSB (Most Significant Bit) olmak üzere toplanacak X sayısını; $(y_2y_1y_0)$ ise y_2 MSB olmak üzere toplanacak Y sayısını temsil eder. X ve Y sayılarını devreye uygulayabilmek için her bir biti bir lojik anahtarlara bağlayınız.
- $x_0 y_0$ 'ın eldesinden gelen c_1 , x_1y_1 girişli tam toplama devresinin 3. girişidir. x_1y_1 'in eldesinden gelen c_2 , x_2y_2 girişli tam toplama devresinin 3. girişidir. c_3 çıkışı X ve Y sayılarının toplamından elde edilen sayının eldesidir.
- X ve Y sayılarının toplamını temsil eden S sayısının üç biti olan $s_2 s_1 s_0$ ve c_3 eldesinin her birini gözleyebilmek için LED' lere bağlayınız.
- Yukarıda yaptığınız giriş çıkış bağlantıları dışında 1. adımda yaptığınız işlemi bu adıma da uygulayınız.

b) Kurduğunuz devrenin girişine aşağıdaki tabloda verilen X ve Y girişlerini uygulayarak S ve c_3 çıkışını gözleyerek kaydediniz. Devreniz istediğiniz toplama işlemini yapıyor mu?

Girişler				Çıkışlar	
10 tabanında		iki tabanında		iki tabanında	10 tabanında
X	Y	$x_2x_1x_0$	$y_2y_1y_0$	$c_3s_2s_1s_0$	S
2	5				
3	1				
4	4				
6	2				
7	7				

Tablo 4-1 3-bitlik paralel toplayıcının giriş/çıkış tablosu

4.5. SONUÇ

1- Yarı toplama devresini deneyde yapılandırarak farklı olarak kaç türlü gerçekleştirebilirsiniz? Nasıl?

Alternatif çözümlerinizi;

- kurduğunuz devre ile kapı sayısı bakımından,
- giriş yelpazeleri bakımından,
- maksimum gecikme süresi bakımından (katalog bilgisinden yararlanarak), kapı türü sayısı bakımından karşılaştırınız.

2- Tam toplama devresini deneyde yapılandırarak farklı olarak kaç türlü gerçekleştirebilirsiniz? Nasıl?

Alternatif çözümlerinizi;

- kurduğunuz devre ile kapı sayısı bakımından,
- giriş yelpazeleri bakımından,
- maksimum gecikme süresi bakımından (katalog bilgisinden yararlanarak), kapı türü sayısı bakımından karşılaştırınız.

3- 3-bitlik iki sayının toplanmasını yukarıda gerçekleştirdiğiniz hücresel biçimde değil de bildiğiniz klasik yöntemle yaparsanız ne gibi sorunlarla karşılaşırınız?

4- Gerçekleştirdiğiniz son devrenin maksimum gecikme süresini katalog bilgilerinden yararlanarak hesaplayınız. (Son eldenin gecikmesini düşününüz).

5- 3. ve 4. soruların sonuçlarını yorumlayınız.

6- Paralel toplama devresinin gecikmesini azaltan derste anlatılan çözüm neydi? Bu çözümün gecikmesi nedir?

7- İki bitlik iki sayıyı çarpan devrenin doğruluk tablosunu çıkarınız. Yarı toplayıcılar kullanarak tasarlayınız.

DENEY 5 – TÜMLEŞİK PARALEL TOPLAYICIVE EPROM DEVRELERİ

5.1. DENEYİN AMACI

Bu deneyde 4 bitlik iki ikili sayının paralel toplama ve çıkarma işlemleri ve bu sayıların değerlerinin karşılaştırmasını yapan devreler incelenecektir.

5.2 TEORİK BİLGİ

Sayısal devre tasarımında gerek duyulabilecek aritmetik ve karşılaştırma işlemlerinde hazır MSI, LSI (Large Scale Integration: Büyük Ölçekte Tümlleştirme, 100-999 kapı) tümlşik devreleri kullanmak tasarım ve gerçekteleme kolaylığı sağlar. Bu tür tümlşik devrelerin üretici firmalarının kataloglarında; fonksiyon tablosu, uç açıklamaları, zaman diyagramları ve ayrıntılı iç devresi konularında bilgiler verilir. Tasarım sırasında söz konusu bilgilere sıkça gereksinim duyulur.

Ayrıca PROM, PLA gibi programlanabilen LSI elemanlarla, üretici firmalarca tasarlanmamış fonksiyonların gerçekleştirilmesi mümkündür. Birden çok kez programlanabilen EPROM ve EEPROM gibi ürünler sayesinde gerçekleştirilmiş olan tasarımın üretim sonrasında da değıştirilmesi sağlanabilir.

5.3 ÖN ÇALIŞMA

5.3.1 Deneyde kullanılacak tümlşik devrelerin katalog bilgilerini inceleyiniz.

5.3.2 Hücresel toplayıcı yapısı, yarı toplama ve tam toplama devreleri ile seri ve paralel toplayıcı kavramlarını öğreniniz.

5.3.3 Deneyin sonunda yer alan soruları yanıtlamaya çalışınız

5.4 İŞLEM BASAMAKLARI

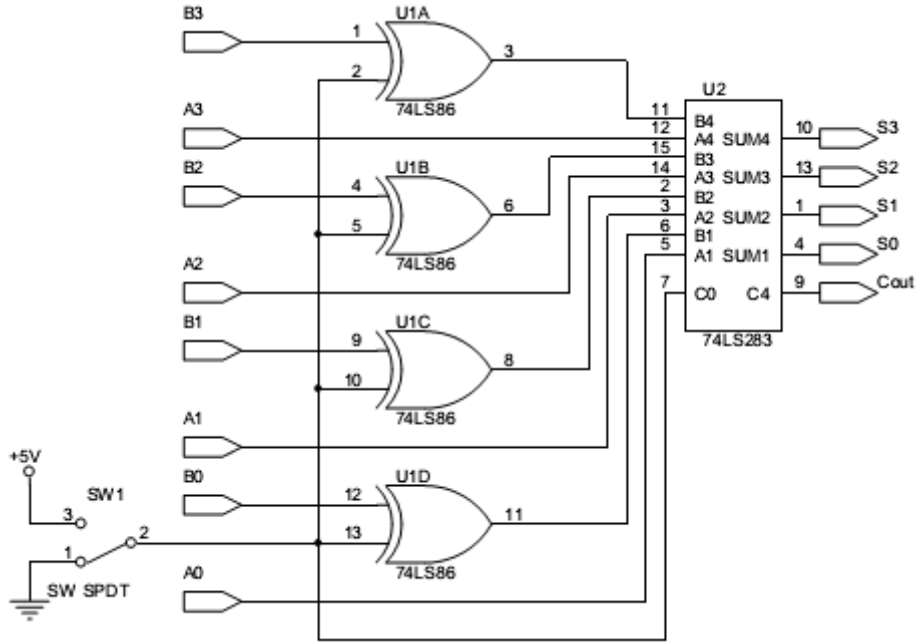
5.4.1 Deneyde Kullanılacak Malzemeler

Direnç: 1 adet 74LS283 4-bitlik paralel toplama, 1 adet 74LS86 Özel-VEYA kapısı, 1 adet 27C1001 EPROM tümlşik devresi (4 bitlik karşılaştırıcı olarak verilecek)

Standart Laboratuvar Ekipmanları:

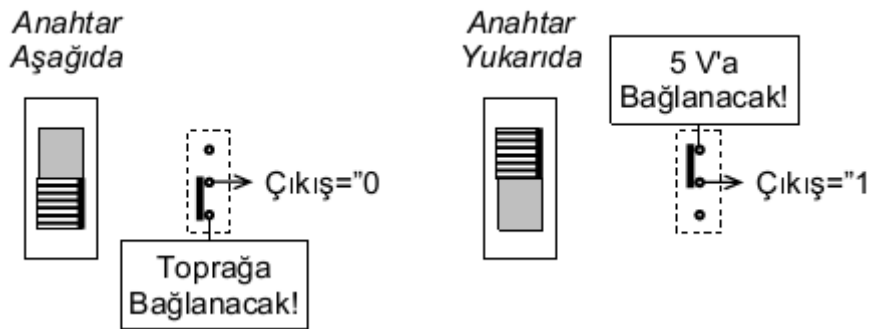
DC Güç Kaynağı, Dijital Multimetre, Protoboard

5.4.2 a) Şekil 5-1'deki paralel toplama ve çıkarma yapan devreyi kurunuz.



Şekil 5-1 4-Bit paralel toplayıcı deneyi için devre diyagramı

- 74LS283 toplama ve 74LS86 Özel-VEYA tümleşik devrelerinin besleme ve toprak bağlantılarını yapınız.
- A0A1A2A3ve B0B1B2B3bitleriyle temsil edilen A ve B sayılarını lojik 26 anahtarlara bağlayınız. Böylelikle istediğiniz 0-15 arasındaki sayıları 74LS283 girişine uygulayabilirsiniz.
- B_i ($i=0,1,2,3$) girişlerini birer Özel-VEYA kapısının girişine bağlayınız. Özel-VEYA kapılarının diğer girişlerine 0 veya 1 ortak uygulanarak B sayısının kendisi veya tümleyeninin 74LS283 girişinde elde edilmesi sağlanmış olur. B'nin tümleyeninin elde edilmesinin yararı deney sırasında görülecektir.
- 74LS283 toplayıcısının S çıkış(S0S1S2S3) ve Cout çıkışlarını LED'lere bağlayarak gözlenebilir hale getiriniz.
- Cinve Özel-VEYA kapılarının ortak olan birer girişlerini SPDT (Tek Kutuplu Çift Yollu, Single Pole Double Throw) anahtarlara bağlayınız. Bu anahtar lojik anahtarın yaptığıişlevi görür. Çalışması şekil 5.2'de verilmiştir.

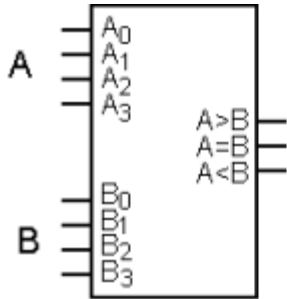


Şekil 5-2 SPDT anahtar kullanımı

b) Tablo 5-1'de verilen girişler için çıkışı gözleyerek doldurunuz.

Her iki devre için girişler				Toplayıcı devresi için çıkışlar				Karşılaştırıcı için çıkışlar		
Onluk		İkilik		Anahtar Toprakta $C_{in}=0$		Anahtar 5V'ta $C_{in}=1$		A<B	A=B	A>B
A	B	$A_3A_2A_1A_0$	$B_3B_2B_1B_0$	C_{out}	$S_3S_2S_1S_0$	C_{out}	$S_3S_2S_1S_0$			
10	4									
9	9									
5	2									
3	7									
9	8									
6	13									

Tablo 5-1 4-Bit paralel toplayıcı ve karşılaştırıcı için fonksiyon tablosu



Karşılaştırıcı		EPROM
A_0-A_3		A_0-A_3
B_0-B_3		A_4-A_7
Çıkışlar	A<B	Q_0
	A=B	Q_1
	A>B	Q_2

Şekil 5-3 4-bitlik büyüklük karşılaştırıcı için deney düzeni

5.4.3 a) Şekil 5-3'de 4 bitlik iki sayıyı karşılaştıran devreyi kurunuz.

- EPROM ile gerçekleştirilen Karşılaştırıcı devresi 74LS85 tümleşik devresi gibi 4 bitlik karşılaştırıcı olup, kaskad bağlantı girişleri yoktur. 74LS85 karşılaştırıcı tümleşik devresinin katalog bilgilerin kaskad bağlantı uçlarının özelliklerini öğreniniz.
- EPROM'u, READ çalışma modunda kullanmak için katalog bilgilerine uygun olarak kontrol girişlerini belirleyiniz. A8-A16adres uçlarına ise sabit 0 bağlayınız.
- EPROM karşılaştırıcının çıkışlarını LED'lere bağlayınız.

b) Tablo 5-1'de verilen girişler için karşılaştırma çıkışlarını devreden gözleyerek saptayınız ve yazınız.

5.5 SONUÇ

- 1- En genel 10 tabanında n digitli iki sayıyı 74LS283 kullanarak toplamak için kaç tane 74LS283 kullanmanız gerekir? Neden?
- 2- En genel 10 tabanında n digitli iki sayının BCD karşılıklarını 74LS283 kullanarak toplamak için kaç tane 74LS283 kullanmanız gerekir? Neden?
- 3- Oluşturduğunuz tabloda S çıkışlarına bakarak anahtarın konumuna göre A ve B sayıları üzerinde hangi aritmetik işlemlerin yapıldığını her bir giriş için saptayınız.

- Saptadığınız aritmetik işleme göre, B sayısı 74LS283'ün girişine nasıl bir değişiklik yapılarak uygulanmıştır.
 - Anahtarın 5V a bağlı olduğu halde $S=A+B'+1$ işlemi yapılmaktadır. Neden?
 - Bu durumda $-B=B'+1$ olacağından negatif sayıların temsil edilebilirliği ortaya çıkmış oluyor. Bu işleme B'nin 2'li tümleyeni denir.
- 4-** EPROM ile gerçekleştirilen karşılaştırıcı ile BCD sayıların karşılaştırılması doğru olarak yapılabilir mi?
- 5-** 7 Bitlik 2 sayıyı sadece deneyde kullanılan EPROM'lar ile karşılaştırabilir miyiz?
- 6-** Fonksiyon gerçeklemek açısından EPROM kullanmanın, klasik sentez yöntemine göre avantaj ve dezavantajları nelerdir ?
- 7-** 27C1001 EPROM tümleşik devresi kullanılarak, kaçınıcı dereceden kaç adet fonksiyon aynı anda gerçekleştirilebilir, neden?

EK :

EPROM, 4 bitlik karşılaştırıcı fonksiyonlarını gerçekleştirmesini sağlayacak veriler, Tablo 5-2'de verilmiştir.

- Tablo giriş ve çıkışlar olmak üzere iki ana sütundan oluşmaktadır.
- Giriş sütunu karşılaştırıcının girişleri olan dörder bitlik A ve B sayılarından ve bu sayıların oluşturduğu 8 bitlik adres verisinden (ağırlıklı4 bit B sayısı, ağırlıksız 4 bit A sayısı) oluşmaktadır.
- Çıkış sütunu ise karşılaştırıcının çıkışı olan üç bitlik (A>B), (A=B) (A<B) değerlerinden oluşmaktadır. Bu bitlerin oluşturduğu kelime ise en sağ sütunda gösterilmiştir

DENEY 6 – Ardışıl Devre Analizi

6.1 DENEYİN AMACI

Deneyin amacı, indüktans, kapasite terimlerinin öğrenilmesi, zaman sabitinin ne olduğunun kavranması, 1. ve 2. dereceden elektrik devrelerinin davranışlarının incelenmesidir.

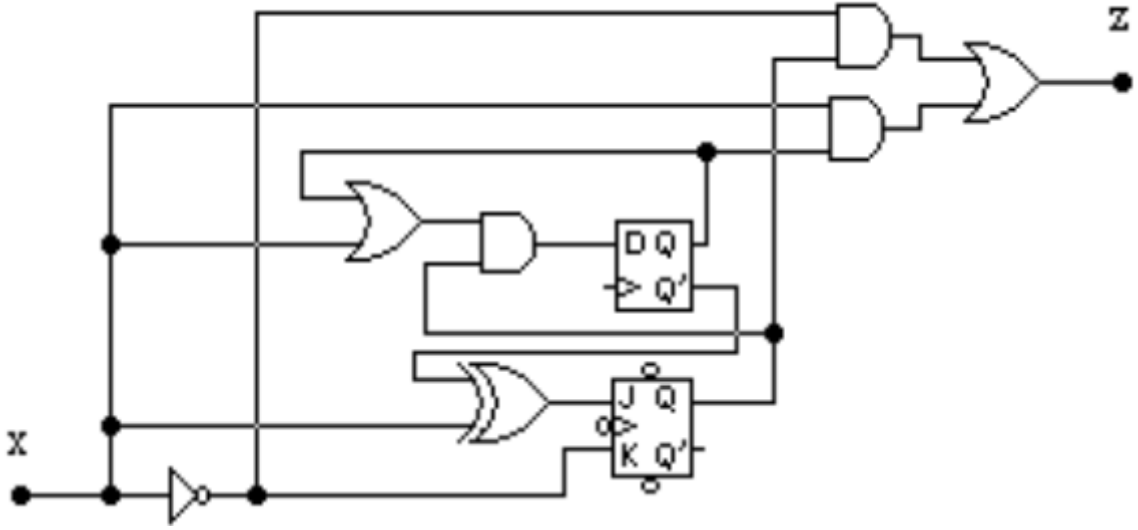
6.2 TEORİK BİLGİ

Lojik devre derslerinde de görüldüğü gibi bir ardışıl devrenin analizi matematiksel model, durum tablosu veya durum diyagramı yardımıyla üç farklı biçimde yapılabilmektedir.

Uygulamada bir ardışıl devrenin giriş dizisine karşı düşen çıkış dizileri, hatalı çıkışlarıyla birlikte gözlenir. Gözlenen çıkış dizisi zaman diyagramlarıyla bulunan ile aynıdır.

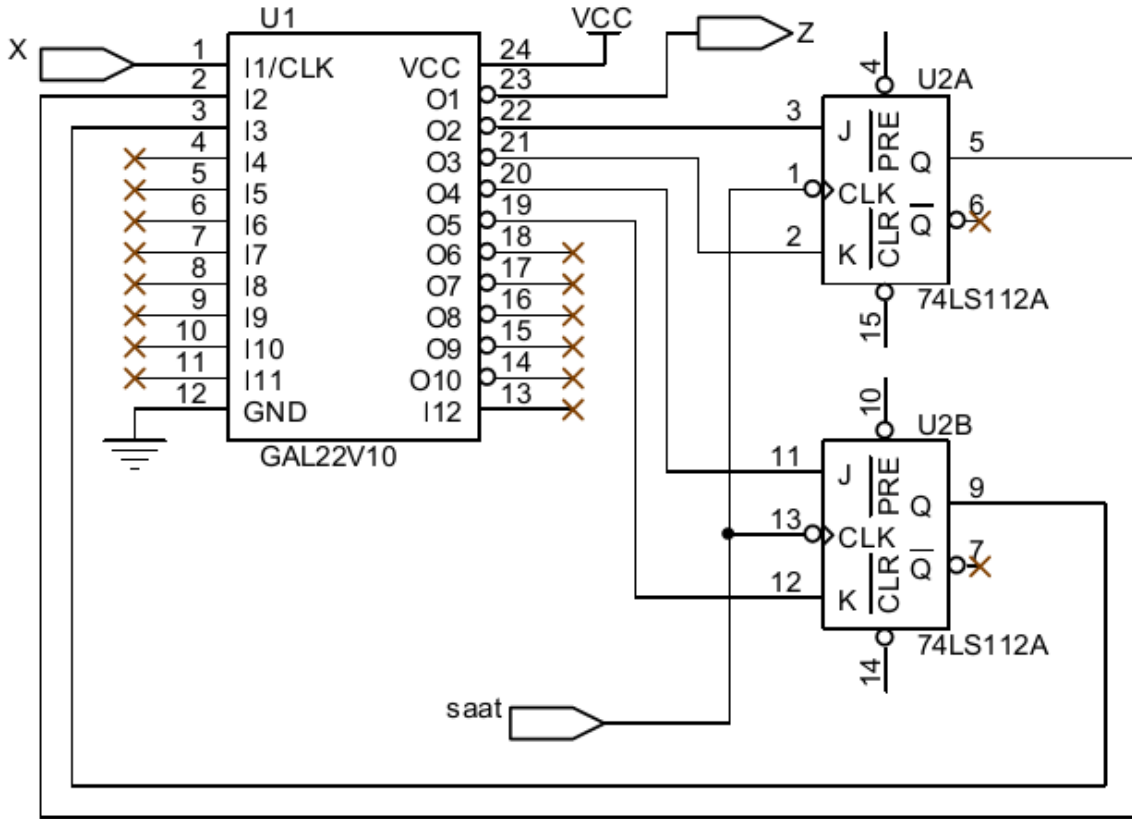
Bu deneyde ders notlarının 7. bölümünde verilen Mealy makinasının analizi yapılacaktır.

Teorik olarak SSI elemanlı sentez yaparken kullanılacak kapı elemanı sayısı ve yelpazesi ile bellek elemanı sayısının minimalleştirilmesi hedef alınmıştır. Oysa uygulamada tümleşik devreler kullanılmaktadır. Bir tümleşik devrede normal olarak bellek elemanlarından iki tane, giriş yelpazesi iki olan kapı elemanlarından ise dört tane vardır. Bu nedenle uygulamada kapı ve/veya bellek sayısından sonra tümleşik eleman sayısının da minimumlaştırılması önemlidir. Şekil 6.1 de verilen, analizini yapacağımız devredeki tümleşik eleman sayısını, yukarıdaki açıklamaya uygun olarak adım adım minimalleştirelim. Mevcut haliyle 1 tümleyen, 1 VE, 1 VEYA, 1 Özel-VEYA, 1 D bellek ile 1 JK bellek tümleşik devresi olmak üzere toplam 6 SSI tümleşik devresine gereksim var. Tümleşik devre sayısını azaltmak için aynı tür kapı ve/veya bellek elemanı kullanmak gerekmektedir.



Şekil 6.1 Analizi yapılacak devre

- 1- Devrede D ve JK olmak üzere farklı iki türden iki bellek elemanı var, yani iki tümleşik devre gerekmektedir. D bellek elemanı yerine JK bellek elemanı kullanırsak iki JK bellek elemanı olacak yani bir tümleşik devre elemanı yetecek. JK belleğinden D belleği elde etmek için $K=J'$ almak gerekir. Nedenini düşününüz.
- 2- Mevcut Kapı elemanları yerine yalnızca tek tip kapı elemanı kullanırsak 4 SSI tümleşik devre yerine daha az sayıda tümleşik devre kullanılabilir.
- 3- Analizini yapacağımız devrede gerçekleştirilmesi gereken fonksiyon sayısı 5 dir. Bu fonksiyonların ayırık elemanlar yerine, PROM, PAL gibi programlanabilir MSI elemanlarla gerçekleştirilmesi mümkündür. Bu durumda, devrenin tüm kombinezon kısmı tek bir MSI eleman içinde yer alacaktır. Bu elemanın 3 girişi ve 5 çıkışı olacaktır. PAL22V10 tümleşik devresinin deney sonunda yer alan biçimde programlanması sayesinde devredeki tüm fonksiyonları gerçekleştirilecektir. Yeni devre şeması Şekil 6.2 de verilmiştir.



Şekil 6.2 Tümeleşik eleman sayısı minimumlaştırılmış analizi yapılacak devre

6.3 ÖN ÇALIŞMA

6.3.1 Ardışıl ve kombinezonsal devrelerin ne gibi farkları vardır? Araştırınız.

6.3.2 Bellek elemanlarının işleyişlerini inceleyiniz.

6.3.3 GAL22V10 tümeleşik devresinin özelliklerini öğreniniz.

6.3.4 Deneyin sonunda yer alan soruları yanıtlamaya çalışınız.

6.4 İŞLEM BASAMAKLARI

6.4.1. Deneyde Kullanılacak Malzemeler

Tümeleşik Devre: 1 adet 74LS283 4-bitlik paralel toplama, 1 adet 74LS86 Özel-VEYA kapısı, 1 adet 27C1001 EPROM tümeleşik devresi (4 bitlik karşılaştırıcı olarak verilecek)

Standart Laboratuvar Ekipmanları:

DC Güç Kaynağı, Dijital Multimetre, Protoboard

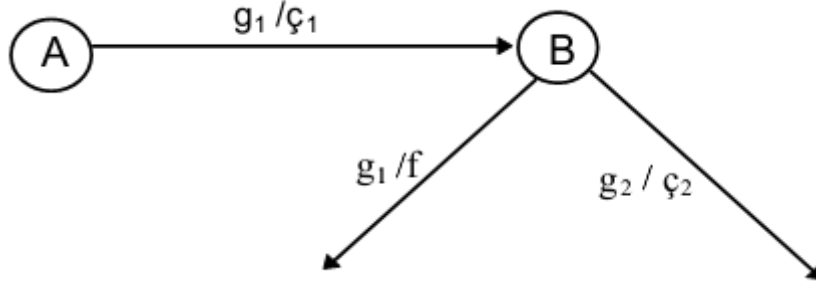
6.4.2 Teorik olarak verilen devrelerde genellikle kontrol girişleri gösterilmez, pratikte ise bu girişlerin katalog bilgilerine göre uygun yerlere bağlanması gerekir.

- Minimum tümleşik devre elemanlı devreyi deney düzeneğiniz üzerinde gerçekleyiniz.
- Her bir tümleşik devrenin beslemesi için gerekli olan 5V ve toprak bağlantılarını katalog bilgilerinden yararlanarak yapınız.
- İsteddiğiniz başlangıç durumunu elde edebilmek için bellek elemanlarının PR (preset) girişlerini ayrı ayrı birer anahtara (logic switch) bağlayınız. Anahtarlar saat dışındaki girişlerin devreye uygulanmasını sağlarlar.
- (00) başlangıç durumunu elde edebilmek için bellek elemanlarının CLR (clear) girişlerini birer anahtara (logic switch) bağlayınız.
- Bellek elemanlarının Q1,Q2çıkışlarıyla devrenin z çıkışını gözleyebilmek için LED (Light Emitting Diode)'lere bağlayınız.
- Bellek elemanlarının saat girişlerini birbirine bağlayınız ve oluşan ortak ucu çınlamasız (debounce) anahtara bağlayınız. Çınlamasız anahtar saat darbesindeki çınlamaları önleyerek, bir saat darbesinde bellek elemanının bir defa çalışmasını sağlar.
- Devrenin x girişini, istediğiniz bir giriş dizisini uygulayabilmek için, bir anahtara (logic switch) bağlayınız.

6.4.3 Analizini yapacağınız devrenin durum diyagramını çıkarınız. İpucu: Bellek elemanlarını preset ve clear girişlerine uygun değerler vererek, (katalog bilgisine başvurunuz) elde edilecek her bir durumda $x=0$ ve 1 için çıkışlar ve saat darbesi uygulandıktan sonra gidilen durumlar gözlenerek durum diyagramı bulunur.

6.4.4 D=00 başlangıç durumunda $x=0$ 1 0 1 0 1 0 1 (önce 0) giriş dizisi için çıkış dizisini, hatalı çıkışlarını da belirterek saptayınız. Hatasız çıkış dizisini ayrıca yazarak saptayınız.

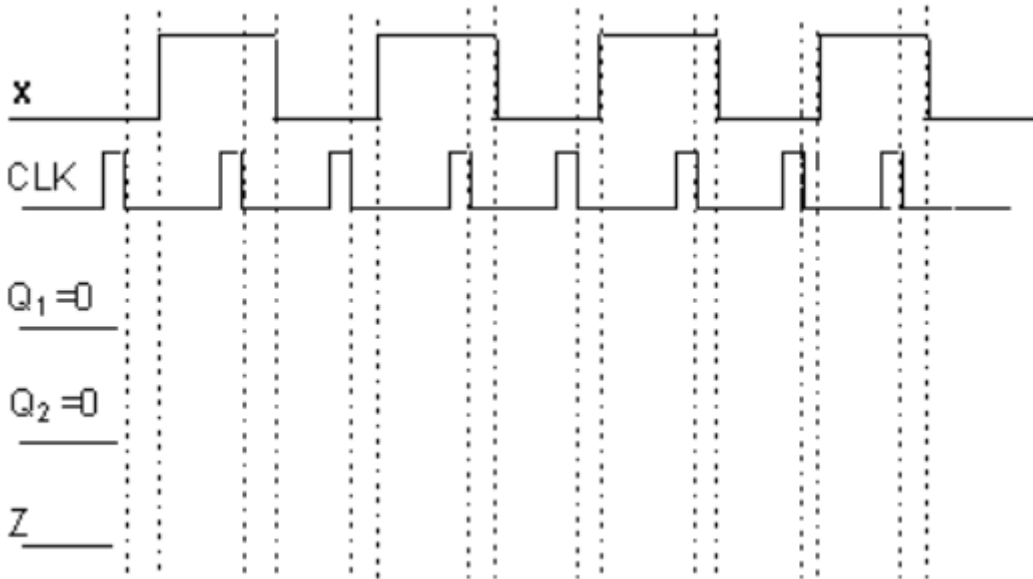
- Belli bir durumda ve belli bir giriş altında çıkışın ne olduğu, saat darbesi uygulanmadan gözlenir. Nedeni ardışıl devre çıkışlarının kombinezonsal devre çıkışları olmasıdır. (Ardışıl devrelerin genel yapısını düşününüz.) Şekil 6.3'te görüldüğü gibi A durumunda g1 girişi altında saat darbesi uygulanmadan önce gözlenen çıkışç1'dir. Saat darbesi uygulandıktan hemen sonra fakat girişin henüz değiştirilmediğinde gözlenen çıkış, yeni gidilen durumda henüz değiştirilmemiş girişe karşı düşen çıkıştır (f). Şekil 6.3'te görüldüğü gibi saat darbesi uygulandıktan hemen sonra gözlenen durum B, çıkış ise f'dir. Oysa istenen, yeni gidilen durumda (B), g1'ideğil g2'yi uygulamaktır.



Şekil 6.3 Hatalı çıkışın gözlenmesi

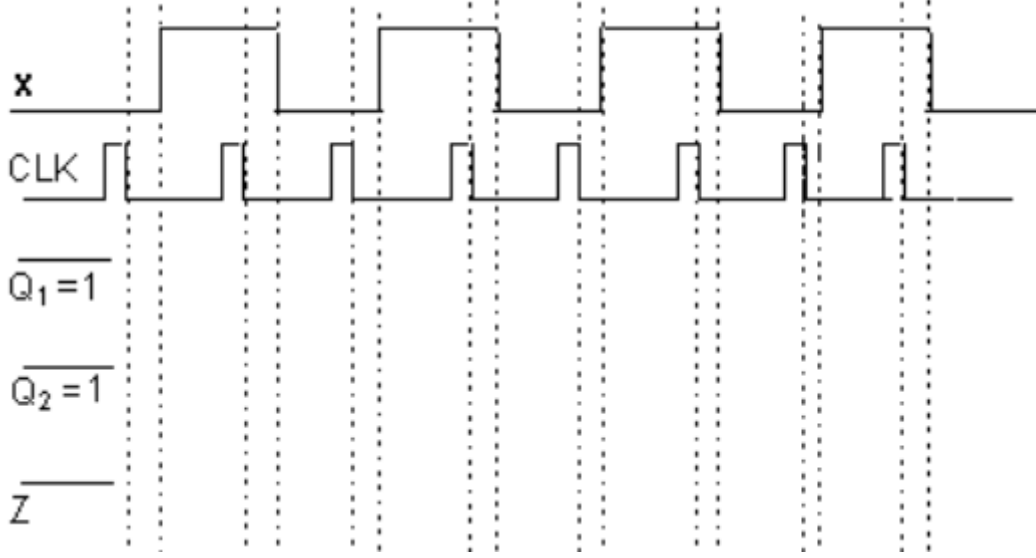
- Bu nedenle g_1 girişini ardından g_2 girişini uygulamak istediğimiz halde, istesek bile $\ç_1$ çıkışından sonra istediğimiz $\ç_2$ çıkışını gözlemeden önce f istenmeyen çıkışını gözlemek zorunda kalırız ki bu hatalı çıkıştır. Bu çıkış zaman diyagramında saat darbesinden hemen sonra görülen çıkıştır.

D=00 başlangıç durumu için Şekil 6-4 ile verilen zaman diyagramını tamamlayınız.



Şekil 6-4 D=00 başlangıç durumu için zaman diyagramı

6.4.5 D=11 başlangıç durumu için 3. adımı tekrarlayınız ve Şekil 6-5 ile verilen zaman diyagramını tamamlayınız.



Şekil 6-5 D=11 başlangıç durumu için zaman diyagramı

6.5 SONUÇ

- 1- Verilen devrenin analizini teorik olarak yapınız.
- 2- Tümlleşik devre elemanlarının minimumlaştırılmasında kullanılan dört farklı transferin neler olduğunu nedenini belirterek açıklayınız.
- 3- PAL elemanlarının giriş-çıkış fonksiyonları nasıl tanımlanır ? Lojik devrelerde kullanılma nedenlerini açıklayınız.
- 4- Deneyde yapılacakların 3. ve 4. adımlarındaki hatasız çıkışların birbirinden farklı oluşunu, kombinezonsal ve ardışıl devre açısından yorumlayınız.
- 5- İncelediğimiz devrede aynı giriş dizisine karşı düşen birbirinden farklı en fazla kaç çıkış dizisi olur? Neden?
- 6- Analizini yaptığımız devrede hatalı çıkışların nedeni nedir? Hatalı çıkışlar, saat darbesi referans alındığında nerede görünür?
- 7- Çıkışta yalnızca hatasız çıkışları gözleyebilmek için bir çözüm bulunuz. Çözümünüzün nedenini açıklayınız. İpucu: Devrede mevcut JK bellek elemanlarıyla ortak saat girişi olan bir bellek elemanı düşününüz. Zamanınız varsa çözümünüzü uygulayınız.
- 8- Bu deneyde ancak bir uzunluklu giriş ve çıkış dizileri aynı anda gözlenebilmektedir. 4 uzunluklu giriş ve çıkış dizilerini aynı anda gözleyebilmek için ne yaparsınız? Zamanınız varsa önerinizi uygulayınız.

9- Bulduğunuz durum diyagramından yararlanarak hatalı0 çıkışını gözleyebilmek için bir durum ve giriş dizisi örneği veriniz. Bir başka örneği hatalı 1 çıkışını için veriniz. Zamanınız varsa devrede verdiğiniz örnekleri gözleyebilirsiniz.

PAL Programı:

Name Deney6 Mealy Makinesi ;

Date 22.09.2003 ;

Company Atmel ;

Device g22V10 ;

```
/* ***** INPUT PINS ***** */
```

```
PIN [1..3] = [x,y1,y2];
```

```
/* ***** OUTPUT PINS ***** */
```

```
PIN [19..23] = [K2,J2,K1,J1,Z];
```

```
/* EQUATIONS */
```

```
Z = (!x & y2) # (x & y1);
```

```
J1 = (x & y2) # (y1 & y2);
```

```
K1 = (!x & !y1) # !y2;
```

```
J2 = (x & y1) # (!x & !y1);
```

```
K2 = !x;
```